Приложение 23. Архитектура системы команд для блока записи результата.

|  |  |  |  |
| --- | --- | --- | --- |
| Команда | Операнд,  16 бит | Операнд,  4 бита | Пояснение команды |
| \*001 | R | NULL | Запись результата в регистр |
| 0010 | NULL |  | Подача сигнала на выключение |
| 01\*\* | R3 | R2 | Запись результата в регистр |
| 1000 | R | Short ADDR | Запись результата в память |
| 1100 | NULL | Short ADDR | Подача сигнала на изменение адреса |
| 1101 | Direction | Short ADDR | Запись операндов в регистры DMA |
| 1110 | Direction | Short ADDR |